

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日  
Date of Application:

2002年 7月19日

出願番号  
Application Number:

特願2002-210891

[ ST.10/C ]:

[ JP2002-210891 ]

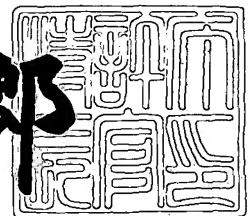
出願人  
Applicant(s):

アロカ株式会社

2003年 5月 9日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3034201

【書類名】 特許願

【整理番号】 AL1-3005

【提出日】 平成14年 7月19日

【あて先】 特許庁長官殿

【国際特許分類】 A61B 8/00

【発明者】

    【住所又は居所】 東京都三鷹市牟礼 6 丁目 2 2 番 1 号 アロカ株式会社内

    【氏名】 佐藤 正平

【特許出願人】

    【識別番号】 390029791

    【氏名又は名称】 アロカ株式会社

【代理人】

    【識別番号】 100075258

    【弁理士】

    【氏名又は名称】 吉田 研二

    【電話番号】 0422-21-2340

【選任した代理人】

    【識別番号】 100096976

    【弁理士】

    【氏名又は名称】 石田 純

    【電話番号】 0422-21-2340

【手数料の表示】

    【予納台帳番号】 001753

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 超音波探触子及びその製造方法

【特許請求の範囲】

【請求項 1】 X 方向及び Y 方向に配列された複数の積層型の振動素子を有するアレイ振動子を含み、

前記各振動素子は、Z 方向に互い違いに設けられた複数のシグナル電極層及び複数のグランド電極層を有し、

前記各振動素子における前記 X 方向に直交する第 1 側面には、前記複数のグランド電極層を相互に電氣的に接続するグランド側面電極層が形成され、

前記各振動素子における前記 X 方向に直交し且つ前記第 1 側面と反対側の第 2 側面には、前記複数のシグナル電極層を相互に電氣的に接続するシグナル側面電極層が形成され、

前記複数の振動素子においては、複数の第 1 対向構造と複数の第 2 対向構造とが前記 X 方向に交互に設定され、

前記各第 1 対向構造は、一方の隣接振動素子の第 1 側面と他方の隣接振動素子の第 1 側面とが分離溝を介して互いに対向する構造であり、

前記各第 2 対向構造は、一方の隣接振動素子の第 2 側面と他方の隣接振動素子の第 2 側面とが分離溝を介して互いに対向する構造であることを特徴とする超音波探触子。

【請求項 2】 請求項 1 記載の超音波探触子において、

前記各振動素子における第 1 側面には、前記複数のシグナル電極層に対して前記グランド側面電極層を電氣的に絶縁する第 1 絶縁手段が設けられ、

前記各振動素子における第 2 側面には、前記複数のグランド電極層に対して前記シグナル側面電極層を電氣的に絶縁する第 2 絶縁手段が設けられたことを特徴とする超音波探触子。

【請求項 3】 請求項 2 記載の超音波探触子において、

前記第 1 絶縁手段は、第 1 側面絶縁層を有し、

前記第 2 絶縁手段は第 2 側面絶縁層を有することを特徴とする超音波探触子。

【請求項 4】 請求項 1 記載の超音波探触子において、

前記各振動素子の積層数は3であることを特徴とする超音波探触子。

【請求項5】 請求項1記載の超音波探触子において、  
前記アレイ振動子の下面側には、複数の信号線を有するバッキングが設けられ

前記バッキングの上面には、前記複数の振動素子の配列に合わせて、前記複数の信号線の端部が配列されたことを特徴とする超音波探触子。

【請求項6】 請求項1記載の超音波探触子において、  
前記アレイ振動子の上面側にはグランド部材及び複数の整合層が設けられたことを特徴とする超音波探触子。

【請求項7】 シグナル内部電極体及びグランド内部電極体を有する積層圧電体に対し、その上面側から複数の第1溝を形成し、その下面側から、前記複数の第1溝と平行で且つそれらと互い違いの関係になるように、複数の第2溝を形成する工程と、

前記各第1溝内の各側面に、前記グランド内部電極体に対して電氣的に接続され且つ前記シグナル内部電極体に対して電氣的に絶縁された第1側面電極を形成し、前記各第2溝内の各側面に、前記シグナル内部電極体に対して電氣的に接続され且つ前記グランド内部電極体に対して電氣的に絶縁された第2側面電極層を形成する工程と、

を含むことを特徴とする超音波探触子の製造方法。

【請求項8】 シグナル内部電極体及びグランド内部電極体を有する積層圧電体に対し、その上面側から複数の第1溝を所定深さまで形成し、且つ、その下面側から、前記複数の第1溝と平行で且つそれらと互い違いの関係になるように、複数の第2溝を所定深さまで形成する工程と、

前記複数の第1溝及び前記複数の第2溝に対して絶縁材料を充填し、それを硬化する工程と、

前記硬化した絶縁材料が前記各第1溝内の各側面に残存する厚みで、それぞれの絶縁材料を前記第1溝よりも深く切削して第3溝を形成し、且つ、前記複数の第2溝に充填された絶縁材料が前記各第2溝内の各側面に残存する厚みで、それぞれの絶縁材料を前記第2溝よりも深く切削して第4溝を形成する工程と、

前記複数の第3溝及び前記複数の第4溝のそれぞれについて、各溝内の各側面に対して側面電極層を形成する工程であって、前記各第3溝内においては前記側面電極層に対して前記グランド内部電極体が電氣的に接続され、且つ、前記各第4溝内においては前記側面電極層に対して前記シグナル内部電極体が電氣的に接続されるように、それぞれの側面電極層を形成する工程と、

前記側面電極層の形成後に、前記積層圧電体の上面に上面電極体を形成し、且つ、前記積層圧電体の下面に下面電極体を形成する工程と、

前記下面電極体に対してバッキングを接合する工程と、

前記バッキングの接合後に、前記積層圧電体、前記下面電極体及び前記上面電極体の全体を切断する深さで、かつ、前記複数の第3溝及び前記複数の第4溝に対して充填された補強材が各溝内の各側面に残存する厚みで、前記各第3溝及び前記各第4溝ごとに切削を行って、複数の第5溝及び複数の第6溝を形成する工程と、

を含むことを特徴とする超音波探触子の製造方法。

【請求項9】 請求項8記載の方法において、

前記側面電極層の形成後に、前記複数の第3溝及び前記複数の第4溝に対して補強材を充填してそれを硬化させる工程が実行され、その後に、前記上面電極体及び前記下面電極体が形成されることを特徴とする超音波探触子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は超音波探触子及びその製造方法に関し、特に積層型振動素子の構造及びその製造方法に関する。

【0002】

【従来の技術及びその課題】

複数の振動素子が配列されたアレイ振動子として、2Dアレイ振動子（スパース型2Dアレイ振動子を含む）や1.5Dアレイ振動子などが知られている。そのようなアレイ振動子においては、それを構成する各振動素子のサイズが非常に小さくなる。このため、各振動素子の電気インピーダンスが極めて高くなり、各

振動素子とケーブル（あるいは装置本体）との間における電氣的なインピーダンス整合がとれなくなる。その結果、著しい感度ロスという問題が生じてしまう。

## 【 0 0 0 3 】

そこで、各振動素子を積層型とする技術が提案されている。具体的には、振動素子（圧電体）を上下方向に複数の要素に区分し、それらの最下段の要素の下面、最上段の要素の上面、及び、各要素間に、それぞれ電極層（下面電極層、上面電極層、内部電極層）が形成される。そして、それらの複数の電極層における奇数番目の電極層を例えばシグナル電極層とし、偶数番目の電極層を例えばグラウンド電極層とし、複数のシグナル電極層と複数のグラウンド電極層との間に電圧信号を印加するものである。これによれば、振動素子の電気インピーダンスを下げることができる。

## 【 0 0 0 4 】

上記のような積層型の振動素子については、各電極層に対する配線が問題となる。特に、内部電極層に対してリードをどのように接続するのかが問題となる。1つの従来例としては、ビア（各要素の例えば中央を貫通した細い導電線）を用いる方法があげられるが、振動素子の面積は非常に小さく、そこに加工を施すのは製作的に困難が伴い、実用的でないという問題がある。

## 【 0 0 0 5 】

これに関し、特開平 2 0 0 1 - 2 9 3 4 6 号公報には、複数の積層型振動素子からなるアレイ振動子が開示されている。各積層型振動素子の第 1 側面にはグラウンド内部電極に接続されたグラウンド側面電極層が形成され、各振動素子の第 2 側面（第 1 側面と反対側の面）にはシグナル内部電極に接続されたシグナル側面電極層が形成されている。このため上記問題を解消、低減することができる。但し、そのアレイ振動子において、個々の振動素子間に着目すると、一方の隣接振動素子のシグナル側面電極と他方の隣接振動素子のグラウンド側面電極とが互いに対向し、それらの形成範囲は互いに上下にずれている。このため、互いに対向する 2 つの側面電極層を一括形成することが難しいという問題がある。

## 【 0 0 0 6 】

本発明の目的は、新しい構造をもった良好な性能を有する複数の積層型振動素

子からなるアレイ振動子及びその製造方法を提供することにある。

【 0 0 0 7 】

【課題を解決するための手段】

(1) 本発明に係る超音波探触子は、X方向及びY方向に配列された複数の積層型の振動素子を有するアレイ振動子を含み、前記各振動素子は、Z方向に互い違いに設けられた複数のシグナル電極層及び複数のグランド電極層を有し、前記各振動素子における前記X方向に直交する第1側面には、前記複数のグランド電極層を相互に電氣的に接続するグランド側面電極層が形成され、前記各振動素子における前記X方向に直交し且つ前記第1側面と反対側の第2側面には、前記複数のシグナル電極層を相互に電氣的に接続するシグナル側面電極層が形成され、前記複数の振動素子においては、複数の第1対向構造と複数の第2対向構造とが前記X方向に交互に設定され、前記各第1対向構造は、一方の隣接振動素子の第1側面と他方の隣接振動素子の第1側面とが分離溝を介して互いに対向する構造であり、前記各第2対向構造は、一方の隣接振動素子の第2側面と他方の隣接振動素子の第2側面とが分離溝を介して互いに対向する構造であることを特徴とする。

【 0 0 0 8 】

上記構成によれば、X方向に沿って、第1対向構造と第2対向構造とが交互に設定され、個々の隣接素子間について着目すると、第1側面（つまり、グランド側面電極層）同士、又は、第2側面（つまり、シグナル側面電極層）同士が向き合うことになる。分離溝を挟んで対称の構造となるので、製造プロセスを容易化あるいは簡略化できる。また、側面電極層間の絶縁性の面でも有利である。

【 0 0 0 9 】

望ましくは、前記各振動素子における第1側面には、前記複数のグランド電極層に対して前記シグナル側面電極層を電氣的に絶縁する第1絶縁手段が設けられ、前記各振動素子における第2側面には、前記複数のシグナル電極層に対して前記グランド側面電極層を電氣的に絶縁する第2絶縁手段が設けられる。ここで、望ましくは、前記第1絶縁手段は、第1側面絶縁層を有し、前記第2絶縁手段は第2側面絶縁層を有する。

## 【 0 0 1 0 】

アレイ振動子の製造プロセス中、温度上昇等によって圧電体の分極が減少し、あるいは消失する可能性がある。そのような場合には、再分極工程が追加的に実施される。この再分極工程の実施時に、第 1 絶縁手段及び第 2 絶縁手段があることにより、分極は歪みにくい。第 1 絶縁手段及び第 2 絶縁手段の材料の比誘電率が振動素子の材料の比誘電率に比べて小さい程、この効果は大きい。例えば、その比率は  $1/1000$  程度であるのが好ましい。

## 【 0 0 1 1 】

望ましくは、前記各振動素子の積層数は奇数であり、特に 3 であるのが望ましい。また、望ましくは、前記アレイ振動子の下面側には、複数の信号線を有するバッキングが設けられ、前記バッキングの上面には、前記複数の振動素子の配列に合わせて、前記複数の信号線の端部が配列される。更に、望ましくは、前記アレイ振動子の上面側にはグランド部材及び複数の整合層が設けられる。

## 【 0 0 1 2 】

(2) また、本発明に係る製造方法は、シグナル内部電極体及びグランド内部電極体を有する積層圧電体に対し、その上面側から複数の第 1 溝を形成し、その下面側から、前記複数の第 1 溝と平行で且つそれらと互い違いの関係になるように、複数の第 2 溝を形成する工程と、前記各第 1 溝内の各側面に、前記グランド内部電極体に対して電氣的に接続され且つ前記シグナル内部電極体に対して電氣的に絶縁された第 1 側面電極を形成し、前記各第 2 溝内の各側面に、前記シグナル内部電極体に対して電氣的に接続され且つ前記グランド内部電極体に対して電氣的に絶縁された第 2 側面電極層を形成する工程と、を含むことを特徴とする。

## 【 0 0 1 3 】

(3) また、本発明に係る製造方法は、シグナル内部電極体及びグランド内部電極体を有する積層圧電体に対し、その上面側から複数の第 1 溝を所定深さまで形成し、且つ、その下面側から、前記複数の第 1 溝と平行で且つそれらと互い違いの関係になるように、複数の第 2 溝を所定深さまで形成する工程と、前記複数の第 1 溝及び前記複数の第 2 溝に対して絶縁材料を充填し、それを硬化する工程と、前記硬化した絶縁材料が前記各第 1 溝内の各側面に残存する厚みで、それぞれ



の絶縁材料を前記第 1 溝よりも深く切削して第 3 溝を形成し、且つ、前記複数の第 2 溝に充填された絶縁材料が前記各第 2 溝内の各側面に残存する厚みで、それぞれの絶縁材料を前記第 2 溝よりも深く切削して第 4 溝を形成する工程と、前記複数の第 3 溝及び前記複数の第 4 溝のそれぞれについて、各溝内の各側面に対して側面電極層を形成する工程であって、前記各第 3 溝内においては前記側面電極層に対して前記グランド内部電極体が電氣的に接続され、且つ、前記各第 4 溝内においては前記側面電極層に対して前記シグナル内部電極体が電氣的に接続されるように、それぞれの側面電極層を形成する工程と、前記側面電極層の形成後に、前記積層圧電体の上面に上面電極体を形成し、且つ、前記積層圧電体の下面に下面電極体を形成する工程と、前記下面電極体に対してバックングを接合する工程と、前記バックングの接合後に、前記積層圧電体、前記下面電極体及び前記上面電極体の全体を切断する深さで、かつ、前記複数の第 3 溝及び前記複数の第 4 溝に対して充填された補強材が各溝内の各側面に残存する厚みで、前記各第 3 溝及び前記各第 4 溝ごとに切削を行って、複数の第 5 溝及び複数の第 6 溝を形成する工程と、を含むことを特徴とする。

## 【0014】

上記構成によれば、溝形成及び溝充填を段階的に繰り返す手法によって、互い違いに第 1 対向構造及び第 2 対向構造を製作できる。

## 【0015】

望ましくは、前記側面電極層の形成後に、前記複数の第 3 溝及び前記複数の第 4 溝に対して補強材を充填してそれを硬化させる工程が実行され、その後に、前記上面電極体及び前記下面電極体が形成される。

## 【0016】

## 【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて説明する。

## 【0017】

図 1 には、本発明に係る超音波探触子の製造プロセスがフローチャートとして示されている。この超音波探触子は超音波診断装置本体にケーブルを介して接続され、超音波の送受波を行うことによりエコーデータを取り込むプローブである

。ちなみに、この超音波探触子は生体の表面上に当接して用いられるものであってもよいし、生体の体腔内に挿入して用いられるものであってもよい。以下に製造プロセスの説明に併せて、超音波探触子（特にアレイ振動子）の構造上の特徴についても説明することにする。

## 【 0 0 1 8 】

図 1 に示す S 1 0 1 の工程に先立って、図 2 に示すような分極済みの積層体 1 0 が用意される。積層体 1 0 は、図 2 に示されるように平板状の部材であり、具体的には複数の圧電体 1 2, 1 4, 1 6 を有し、それらの圧電体 1 2, 1 4, 1 6 の間に内部電極体 1 8, 2 0 が設けられている。この積層体 1 0 の大きさは例えば 2 0 mm (W) × 2 0 mm (L) × 0. 5 1 mm (T) である。ちなみに、圧電体 1 2, 1 4, 1 6 の材料としては公知の P Z T などを用いることができる。なお、図 2 ～図 9 においては、左右方向が X 方向であり、上下方向が Z 方向である。

## 【 0 0 1 9 】

図 1 に示される S 1 0 1 では、図 3 に示されるように、複数の基礎溝が形成される。具体的には、図 3 において、積層体 1 0 の上面 1 0 A 側から、X 方向に一定間隔をもって複数の基礎溝（第 1 溝）2 2 が形成される。この場合において、各基礎溝 2 2 間のピッチは振動素子間ピッチの 2 倍とされる。これと同様に、積層体 1 0 の下面 1 0 B 側から、X 方向に一定間隔をもって複数の基礎溝（第 2 溝）2 4 が形成される。それらの基礎溝 2 4 の間隔も振動素子間ピッチの 2 倍である。ただし、複数の基礎溝 2 2 と複数の基礎溝 2 4 は X 方向において互い違いに形成されている。複数の基礎溝 2 2 及び複数の基礎溝 2 4 は、それぞれ Y 方向に伸長した矩形の溝である。すなわち、それらの基礎溝 2 2, 2 4 は互いに平行である。ここで、それらの基礎溝 2 2, 2 4 の幅 W 1 は後述する対向構造（図 9 における符号 2 0 0 参照）を構築できる限りにおいて、適当な大きさに設定され、例えばその W 1 は 0. 0 8 mm である。

## 【 0 0 2 0 】

なお、積層体 1 0 は、一般に n 個の圧電体によって構成され、ここで n は望ましくは奇数であり、特に望ましくは 3 である。

## 【 0 0 2 1 】

また、各基礎溝 2 2 の深さ L 1 は、上面 1 0 A から見て 2 番目の内部電極体 2 0 の手前までの深さとされ、例えばその L 1 は 0. 3 mm である。これは、各基礎溝 2 4 の深さ L 1 についても同様であり、深さ L 1 は下面 1 0 B から見て 2 番目の内部電極体 1 8 の手前までとされている。このような基礎溝 2 2, 2 4 の形成により、内部電極体 1 8 は複数の要素 1 8 A に分割され、これと同様に、内部電極体 2 0 も複数の要素 2 0 A に分割される。ちなみに、図 3 において符号 T は基礎溝 2 2 と基礎溝 2 4 との間の間隔を示しており、この間隔 T は振動素子間ピッチに相当する。基礎溝 2 2, 2 4 を形成する場合には、例えばダイシングソーなどの加工器具を用いることができる。これは後述する各種の溝の形成に当たっても同様である。

## 【 0 0 2 2 】

図 1 の S 1 0 2 では、図 4 に示されるように、S 1 0 1 で形成された各基礎溝 2 2, 2 4 に対して絶縁材 2 6, 2 8 が充填される。この絶縁材 2 6, 2 8 はそれを薄く形成した場合においても耐電圧の高い材料であるのが望ましく、例えばポリイミド樹脂やエポキシ樹脂などの熱硬化性樹脂などを用いることができる。図 4 においては、基礎溝 2 2 に充填された絶縁材が符号 2 6 で示されており、基礎溝 2 4 に充填された絶縁材が符号 2 8 で示されている。

## 【 0 0 2 3 】

図 1 の S 1 0 3 では、図 5 に示されるように、各基礎溝に対応してそれぞれ連絡溝 3 0, 3 2 が形成される。具体的には、図 5 において、基礎溝 2 2 に充填された絶縁材 2 6 に対して、その中央部を突き抜けるように連絡溝（第 3 溝）3 0 が切削加工により形成される。これと同様に、各基礎溝 2 4 に充填された絶縁材 2 8 に対してもその中央部を貫くように連絡溝（第 4 溝）3 2 が形成される。ここで、各連絡溝 3 0, 3 2 の幅 W 2 は上記の基礎溝 2 2, 2 4 の幅 W 1 よりも小さく、例えば 0. 0 4 mm である。また連絡溝 3 0 の深さ L 2 は、基礎溝 2 2 の深さ L 1 を超えてさらに上面から 2 番目の内部電極体 2 0 を切断する深さとして設定され、例えば L 2 は 0. 3 6 mm である。これは連絡溝 3 2 についても同様であり、下面側から 2 番目の内部電極体 1 8 を貫くようにその深さ L 2 が設定さ

れている。それらの連絡溝 3 0, 3 2 の形成により、基礎溝 2 2, 2 4 の内部には、その溝内の各側面に一定の厚みで側面絶縁層 2 6 A, 2 6 B, 2 8 A, 2 8 B が残存することになる。また、それらの連絡溝 3 0, 3 2 の形成より、上述した部分 1 8 A, 2 0 A はさらに切断されることになり、後述する各振動素子に対応した内部電極層 1 8 B, 2 0 B が形成されることになる。

## 【 0 0 2 4 】

なお、図 5 に示す工程において、各連絡溝 3 0, 3 2 の深さをあまり大きくすると、積層体 1 0 自体が分断されてしまうため、そのような分断が生じない程度に各連絡溝 3 0, 3 2 の深さ L 2 を設定するのが望ましい。

## 【 0 0 2 5 】

図 1 に示す S 1 0 4 では、図 6 に示すように、各連絡溝 3 0, 3 2 の内部における各側面上に導電膜 3 4, 3 6 が形成される。この導電膜 3 4, 3 6 は例えば無電解メッキ法や蒸着法などを利用して形成することができる。この導電膜 3 4, 3 6 は、最終的に側面電極層をなすものである。図 6 に示す段階においては、導電膜 3 4 が内部電極層 2 0 B に対してコンタクト部 1 0 0 を介して電氣的に接続されており、一方、導電膜 3 4 は内部電極層 1 8 B に対して側面絶縁層 2 6 A, 2 6 B により絶縁されている。これは導電膜 3 6 についても同様であり、その導電膜 3 6 はコンタクト部 1 0 2 によって内部電極層 1 8 B に電氣的に接続されている。なお、図 6 に示す工程では、導電膜 3 4, 3 6 を形成したが、場合によっては、連絡溝 3 0, 3 2 内に導電性部材を充填するようにしてもよい。

## 【 0 0 2 6 】

図 1 に示す S 1 0 5 では、図 7 に示すように、各連絡溝 3 0, 3 2 の内部に、具体的には導電膜 3 4, 3 6 によって囲まれる空間内に、補強材 3 8, 4 0 が充填される。この補強材 3 8, 4 0 は導電膜 3 4, 3 6 を覆ってそれらを保護する部材として機能する。補強材 3 8, 4 0 は絶縁性を有する材料によって構成される。その補強材 3 8, 4 0 も熱硬化性樹脂などを用いて構成するのが望ましい。

## 【 0 0 2 7 】

図 1 に S 1 0 6 では、図 8 に示されるように、まず、積層体 1 0 の上面 1 0 A 及び下面 1 0 B に対して平面研磨加工が施される。そのような加工により導電膜

3 4, 3 6 の端面が適正に露出することになる。その後、スパッタ法や蒸着法などを利用して、上面 1 0 A 及び下面 1 0 B に対して一定の厚みをもって上面電極体 4 2 及び下面電極体 4 4 が形成される。この場合においては、各導電膜 3 4 の端面はコンタクト部 1 0 4 を介して上面電極体 4 2 に電氣的に接続され、これと同様に、各電極膜 3 6 の端面もコンタクト部 1 0 6 を介して下面電極体 4 4 に対して電氣的に接続される。

## 【 0 0 2 8 】

図 1 の S 1 0 7 では、積層体 1 0 の下面側にバッキングが接着される。後述するように、そのバッキングは多数の信号線を内蔵したものであり、その接着にあたっては例えば導電性接着剤などが利用される。

## 【 0 0 2 9 】

そして、S 1 0 8 では、S 1 0 7 で形成された組立体に対し、図 9 及び図 1 0 に示されるように、複数の分離溝が切削加工により形成される。ここで、図 1 0 は図 9 に示す A - A' 断面を示すものであり、図 1 0 における左右方向は Y 方向であり、その上下方向は Z 方向である。

## 【 0 0 3 0 】

具体的には、上述した補強材 3 8 の中央部を貫通するように、幅 W 3 をもって、上面側から複数の分離溝 4 6, 4 8 が X 方向に一定間隔で形成される。ここで、分離溝 (第 5 溝) 4 6 は、上面側に変位した対向構造 2 0 0 に対して形成されるものであり、分離溝 4 8 (第 6 溝) は下面側に変位した対向構造 2 0 0 に対して形成されるものである。ここで、それらの分離溝 4 6, 4 8 の幅 W 3 は上記の補強材 3 8 の幅よりも小さく、例えばその W 3 は、0. 0 3 mm である。また、それらの分離溝 4 6, 4 8 の深さ L 3 は少なくともバッキング 5 1 における電極体 6 0 を貫通する深さに設定され、例えばその L 3 は 0. 6 mm である。

## 【 0 0 3 1 】

ここで、バッキング 5 1 について説明すると、そのバッキング 5 1 は大別してバッキング材料 5 2、その上面に設けられた電極体 6 0 及びバッキング材料 5 2 内にマトリクス状に設けられた複数の信号線 5 8 によって構成される。各信号線 5 8 は複数の振動素子の配列に対応した配列で設けられており、各信号線 5 8 は

その内部のシグナルリードとして機能する芯材 5 6 とそれを取り囲む被覆層 5 4 とによって構成される。

#### 【 0 0 3 2 】

以上のような分離溝 4 6, 4 8 の形成により、複数の振動素子が互いに分離しつつ形成されることになる。この段階においては、図 2 に示した圧電体 1 2 は複数の圧電層 1 2 A に分割されており、これと同様に圧電体 1 4, 1 6 についてもそれぞれ複数の圧電層 1 4 A, 1 6 A に分割されている。また、図 2 に示した内部電極体 1 8, 2 0 についても複数の内部電極層 1 8 B, 2 0 B に分割されている。また、上述したように、バッキング 5 1 における電極体 6 0 も複数の電極層 6 0 A に分割され、すなわち複数の電極パット 6 0 A が構成されている。電気的な接続関係については後に図 1 2 を用いて説明する。

#### 【 0 0 3 3 】

図 9 に示した複数の分離溝 4 6, 4 8 はそれぞれ Y 方向に伸長した溝であり、それらの分離溝 4 6, 4 8 の形成と共に、図 1 0 に示されるように、複数の分離溝 5 0 も形成される。ちなみに、分離溝 5 0 は、分離溝 4 6, 4 8 の形成の前あるいは後に形成してもよい。各分離溝 5 0 は、図 1 0 に示されるように、X 方向に伸長した溝であり、その幅は上記の W 3 と同一であり、その深さは上記の L 3 と同一である。ただし、分離溝 4 6, 4 8 と異なるサイズで分離溝 5 0 を形成することも可能である。ただし、分離溝 5 0 についても、少なくとも積層体 1 0 及び電極層 6 0 のそれら全体が切断される深さまで切削を行う必要がある。各分離溝 4 6, 4 8, 5 0 にさらに部材を充填してもよい。

#### 【 0 0 3 4 】

図 1 1 には、図 9 に示す B - B' 断面が示されている。上述したように、分離溝 4 6 (あるいは 4 8) の形成により、X 方向 (図中の左右方向) において複数の振動素子の相互間に対向構造 2 0 0 が形成される。すなわち、一方の振動素子側には側面上に側面絶縁層 2 6 A, 側面電極層 3 4 A 及び側面補強層 3 8 A が形成され、他方の振動素子における対向側面上には側面絶縁層 2 6 B, 側面電極層 3 4 B 及び側面補強層 3 8 B が形成されている。ただし、分離溝 4 6 と分離溝 4 8 とでは対向構造 2 0 0 の極性が異なっており、分離溝 4 6 については例えばグ

ランドに対応した対向構造が構築され、分離溝 4 8 については例えばシグナルに対応した対向構造が構築される。

#### 【 0 0 3 5 】

S 1 0 9 では、以上のように複数の振動素子からなるアレイ振動子が形成された後、そのアレイ振動子の上面側に例えば銅箔などによって構成されるグランド電極が設けられ、更にその上に各振動素子ごとに 1 又は複数の整合層が設けられる。そのように形成された組立体が図示されていない探触子ケース内に配置される。

#### 【 0 0 3 6 】

図 1 2 には、図 9 に示した構造における電氣的な接続関係が模式的に示されている。ここで、振動素子 2 0 2, 2 0 4 に着目する。振動素子 2 0 2, 2 0 4 はそれらの間を境として互いに対称の構造を有している。振動素子 2 0 2 においては、側面電極 3 4 B によって、上面電極層 4 2 A 及び内部電極層 2 0 B が電氣的に接続されている。また、側面電極層 3 6 A によって、下面電極層 4 4 A と内部電極層 1 8 B とが電氣的に接続されている。よって、下面電極層 4 4 A にシグナルリードを接続し、上面電極層 4 2 A にグランド電極を接続すれば、振動素子 2 0 2 をいわゆる積層型振動素子として機能させることができる。

#### 【 0 0 3 7 】

振動素子 2 0 4 においても、上記同様に、側面電極層 3 6 B によって下面電極層 4 4 A と内部電極層 1 8 B とが電氣的に接続され、また側面電極層 3 4 A によって上面電極層 4 2 A と内部電極層 2 0 B とが電氣的に接続される。ここで、振動素子 2 0 2 における側面電極層 3 6 A と振動素子 2 0 4 における側面電極層 3 6 B とが対向しているのは、上述した製造プロセスが適用されるからであり、すなわち本実施形態に係る超音波振動子は、隣接する 2 つの振動素子間に対向構造が構築されていることを特徴とする。

#### 【 0 0 3 8 】

上記実施形態に係る超音波探触子によれば、積層型振動素子を利用することができるので、電氣的なインピーダンスを低減することができ、また側面電極層を利用するので振動素子における振動面積ロスなどといった問題を回避することが

可能であり、すなわち高感度化を図ることが可能となる。さらに、上述した製造プロセスによれば、対向構造を互い違いに設定して、それぞれの振動素子ごとに一对の側面電極を簡便に製作することが可能となり、更に、シグナル電極とグラウンド電極間の耐電圧も確保できる。

【 0 0 3 9 】

【発明の効果】

以上説明したように、本発明によれば、新しい構造及び良好な性能を有するアレイ振動子を提供でき、また、そのための効率的な製造方法を提供できる。

【図面の簡単な説明】

【図 1】 本発明に係る超音波探触子の製造プロセスを説明するためのフローチャートである。

【図 2】 積層体を示す断面図である。

【図 3】 基礎溝の形成工程を説明するための断面図である。

【図 4】 絶縁材の充填工程を説明するための断面図である。

【図 5】 連絡溝の形成工程を説明するための断面図である。

【図 6】 導電膜の形成工程を説明するための断面図である。

【図 7】 補強材の充填工程を説明するための断面図である。

【図 8】 上面電極層体及び下面電極層体の形成工程を説明するための断面図である。

【図 9】 バッキングが貼り付けられたアレイ振動子の X-Z 断面を示す断面図である。

【図 10】 バッキングが貼り付けられたアレイ振動子の Y-Z 断面を示す断面図である。

【図 11】 図 9 に示す B-B' 断面を示す断面図である。

【図 12】 アレイ振動子における各電極層間における電氣的な接続関係を説明するための模式図である。

【符号の説明】

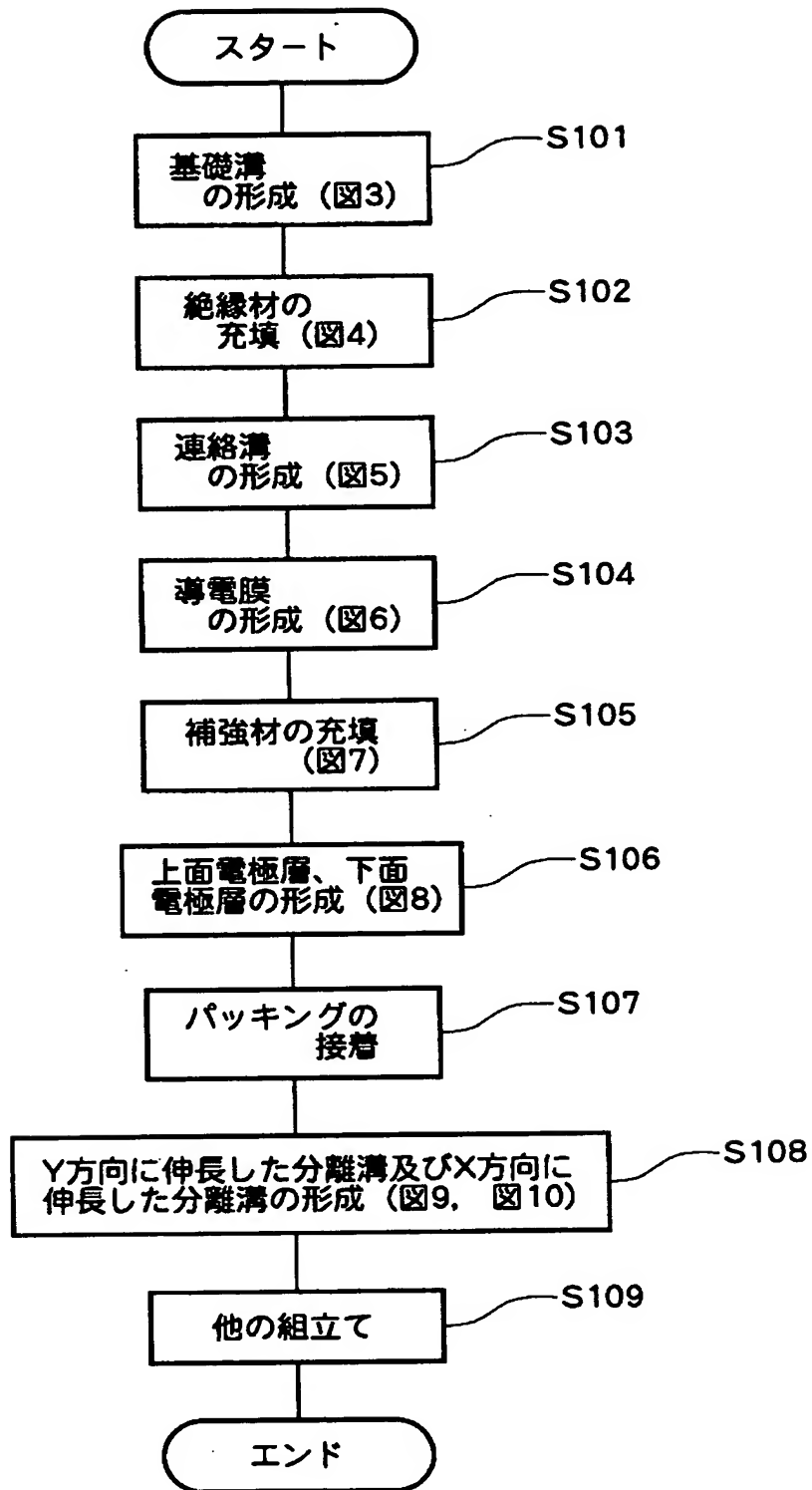
10 積層体、12, 14, 16 圧電体、18, 20 内部電極体、22, 24 基礎溝、26, 28 絶縁材、30, 32 連絡溝、34, 36 導電膜



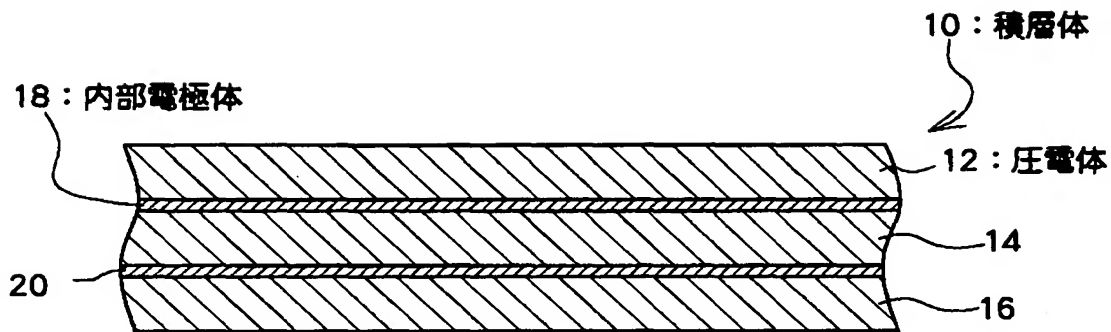
、 3 8, 4 0 補強材、 4 2 上面電極体、 4 4 下面電極体、 4 6, 4 8, 5  
0 分離溝、 5 1 バッキング。

【書類名】 図面

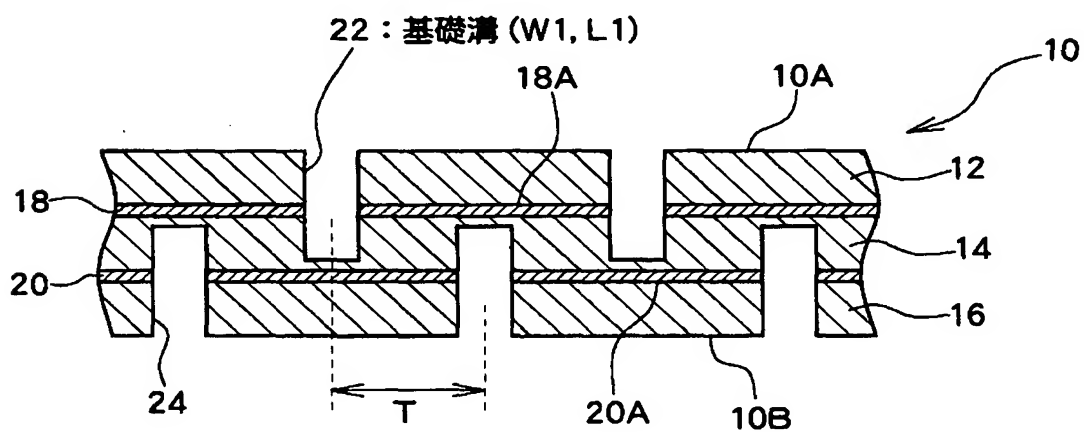
【図 1】



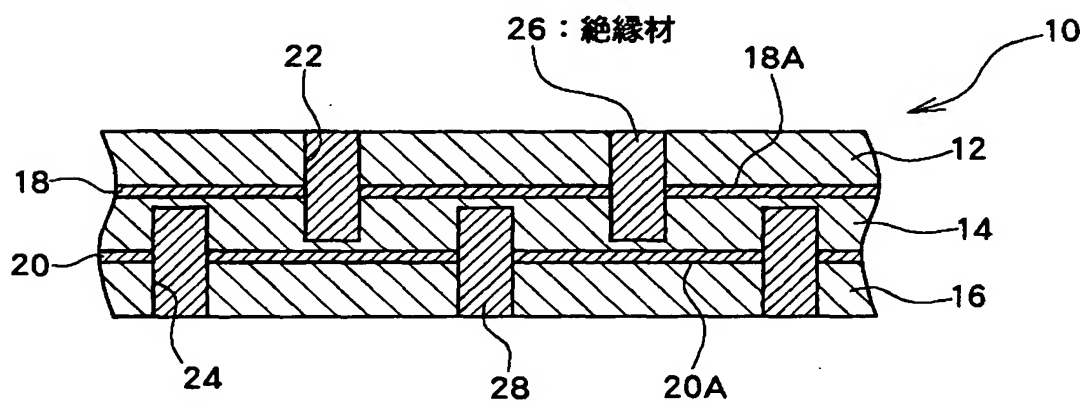
【図 2】



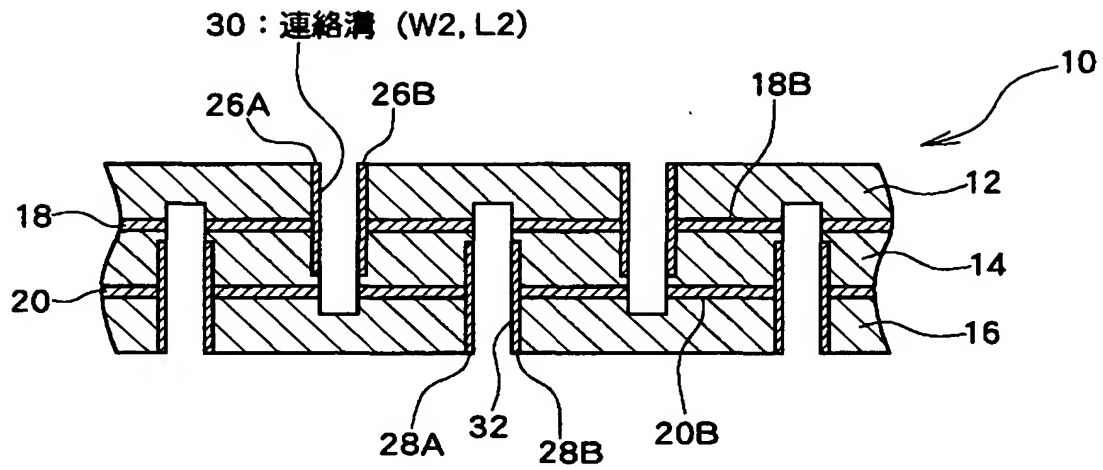
【図 3】



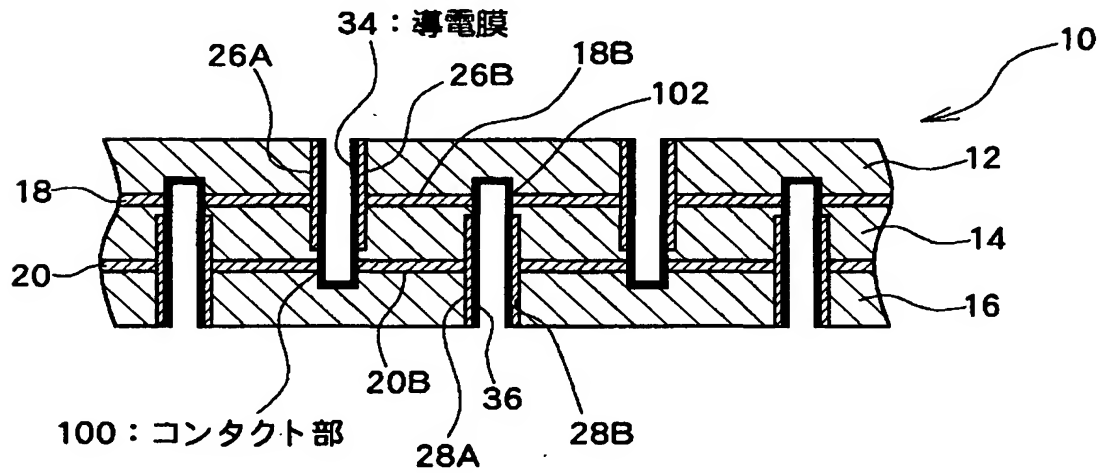
【図 4】



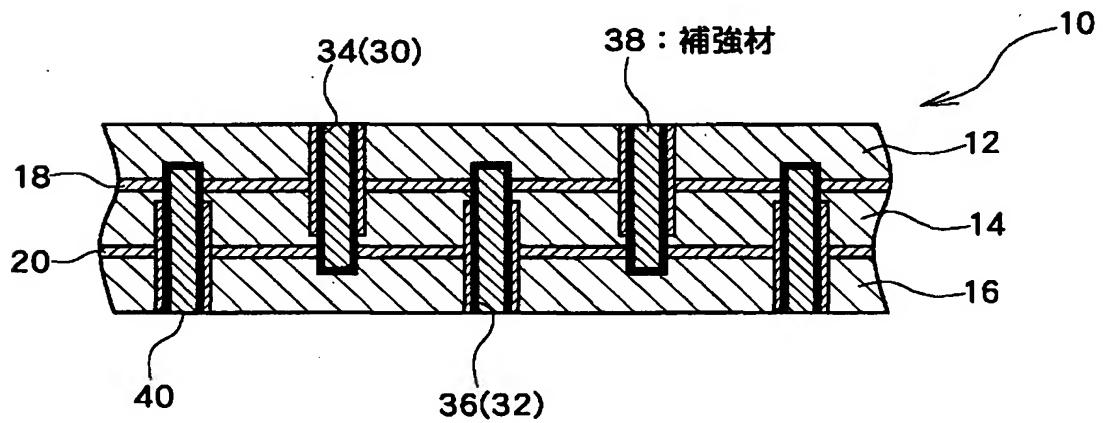
【図 5】



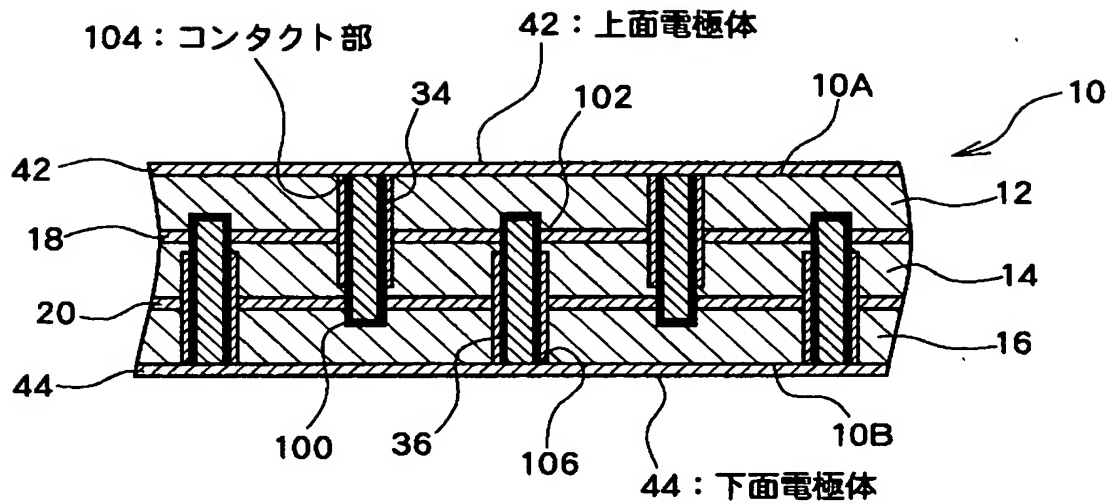
【図 6】



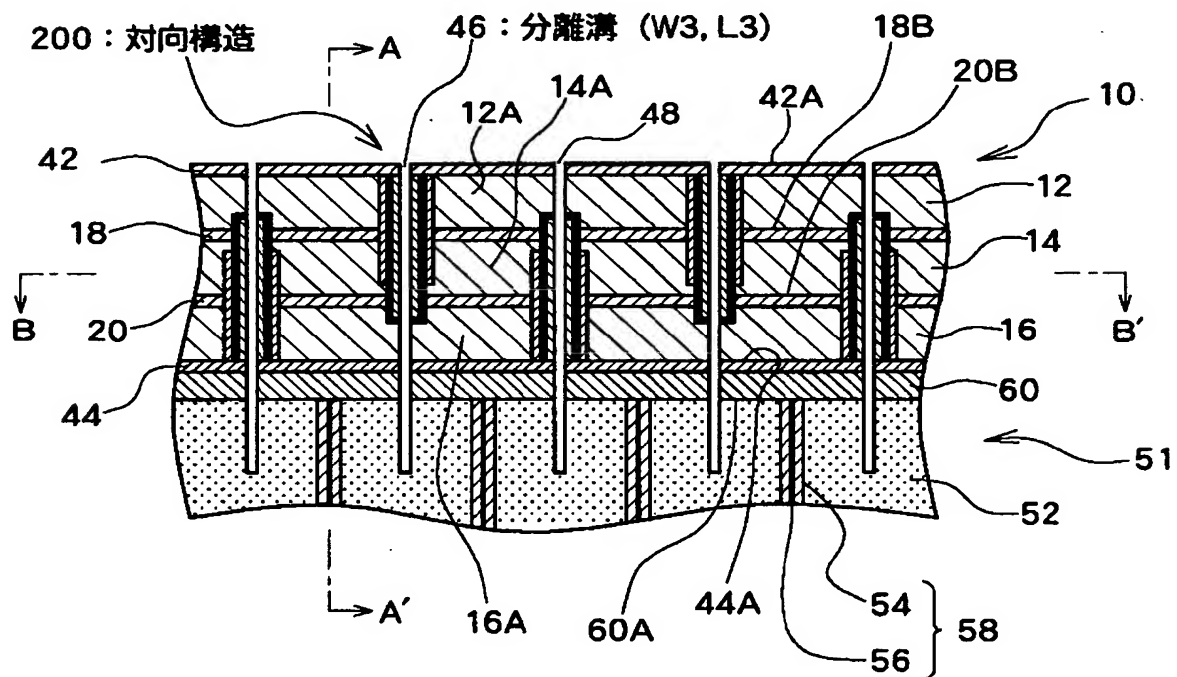
【図 7】



【図 8】



【図 9】



12A, 14A, 16A: 圧電層

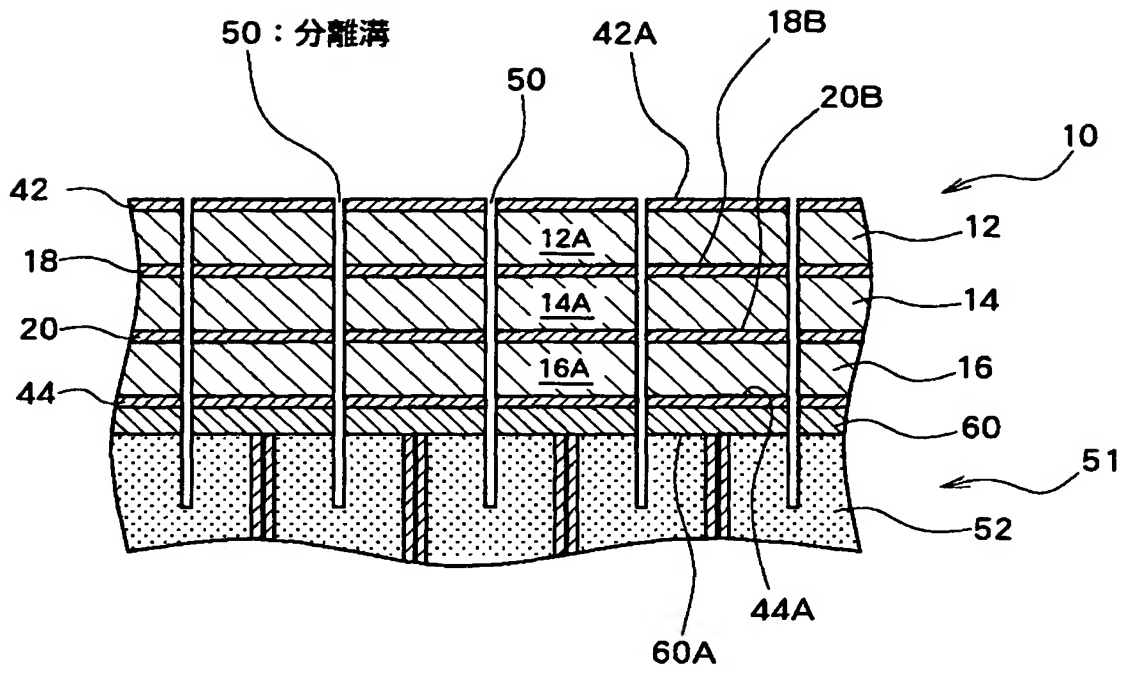
44A: 下面電極層

42A: 上面電極層

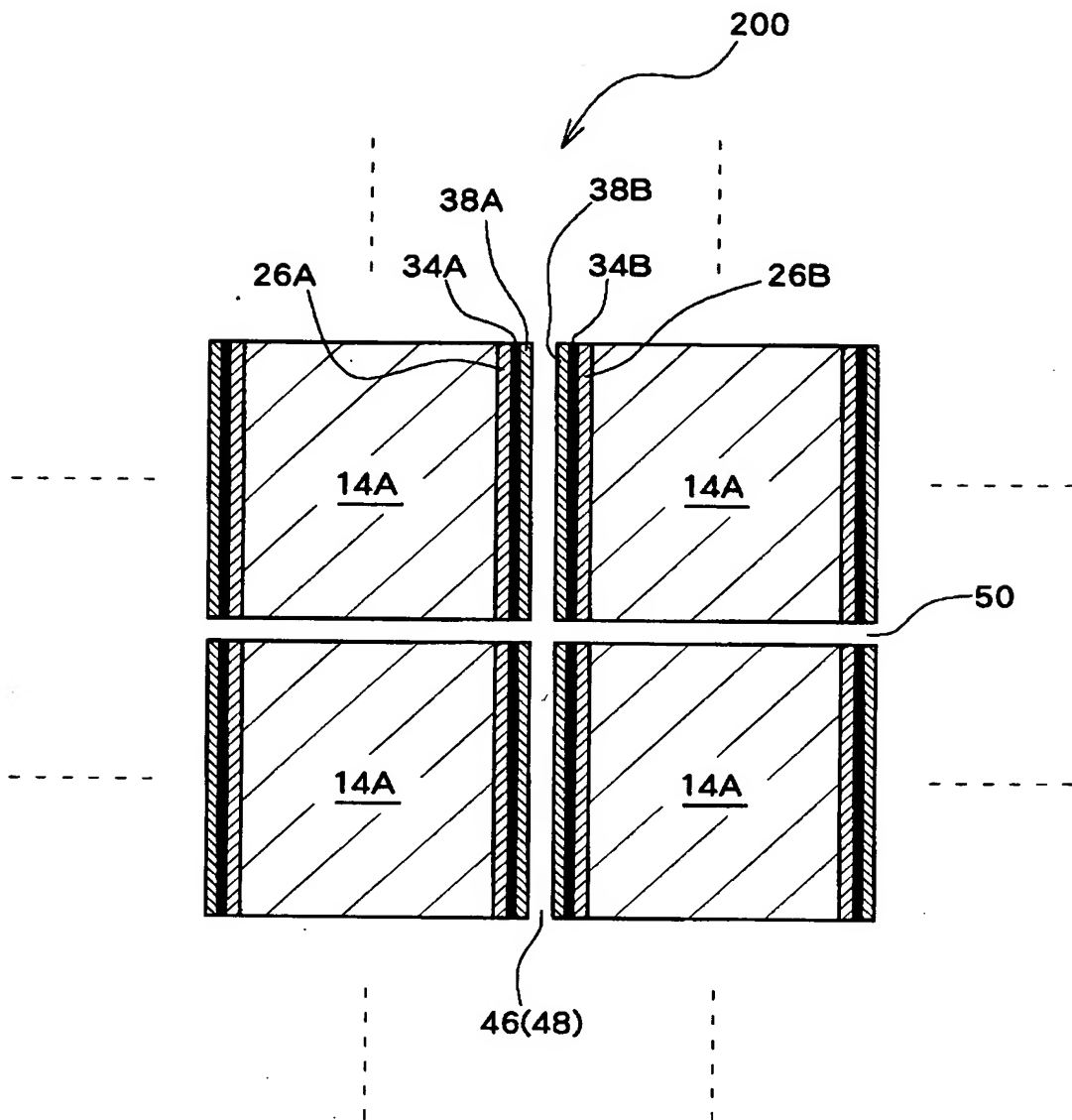
60A: 電極パッド

18B, 20B: 内部電極層

【図10】



【図 1 1】

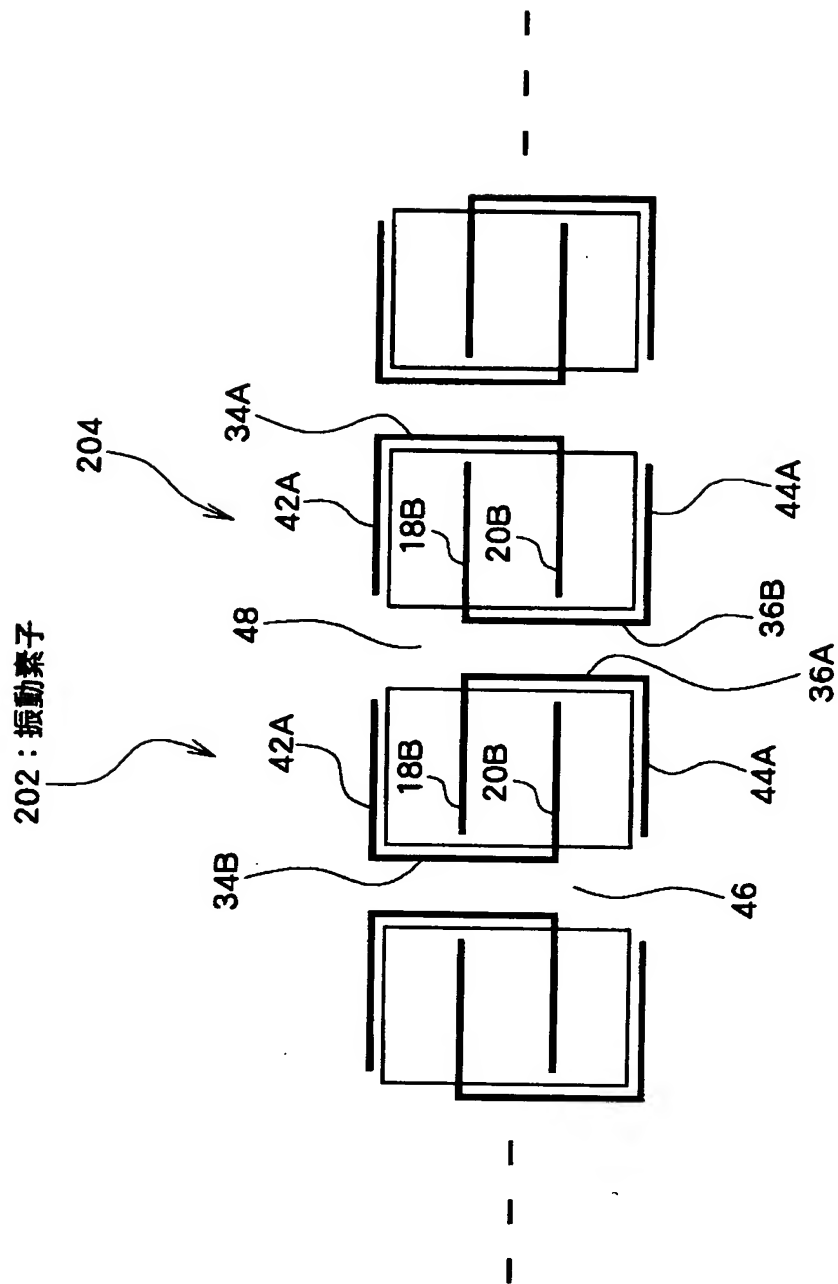


26A, 26B : 側面絶縁層

34A, 34B : 側面電極層

38A, 38B : 側面補強層

【图 12】





【書類名】 要約書

【要約】

【課題】 良好な性能を有する複数の積層型振動素子からなるアレイ振動子を提供し、またその効率的な製造方法を提供する。

【解決手段】 振動素子相互間には対向構造 2 0 0 が構築される。ここで、下面電極層 4 4 A と内部電極層 1 8 B は一方の側面電極層を介して電氣的に接続される。上面電極層 4 2 A と内部電極層 2 0 B は他方の側面電極層を介して接続される。対向構造 2 0 0 の構築に当たっては、積層体 1 0 に対する溝形成及び溝充填などの工程が繰り返し実行される。最終的に分離溝 4 6, 4 8 を形成することにより、積層体 1 0 が複数の振動素子に分離される。対向構造 2 0 0 には、シグナル側面電極層が対向した第 1 対向構造と、グランド側面電極層が対向した第 2 対向構造とがあるが、それらが互い違いに設定される。

【選択図】 図 9

出 願 人 履 歴 情 報

識別番号 [390029791]

1. 変更年月日 1990年11月29日  
[変更理由] 新規登録  
住 所 東京都三鷹市牟礼6丁目22番1号  
氏 名 アロカ株式会社